

## Karta pamięci microSDHC Nośnik pamięci flash

### 1. Wprowadzenie

Odporne na skrajne temperatury karty microSD są projektowane, produkowane i testowane tak, aby zachować odporność na ekstremalne warunki. Nadają się one do zastosowań poza pomieszczeniami, np. w kioskach multimedialnych, dystrybutorach paliw, bankomatach, bramach mediów i branżach motoryzacyjnej czy stoczniowej. Kolejnym obszarem, w którym te karty doskonale się sprawdzają jest Internet rzeczy wykorzystywany w najnowszych rozwiązaniach dla przemysłu.

Karta microSD o wysokiej pojemności jest funkcjonalnie kompatybilna ze specyfikacją karty SD, z tą różnicą jednak, że ma mniejsze wymiary. Tę kartę pamięci microSDHC można także umieścić w adapterze karty pamięci microSDHC i wykorzystać jak kartę pamięci standardu Secure Digital.

### 2. Numery katalogowe

SDHC Class	UHS	Pojemność	Numer katalogowy
Class 10	U1	8 GB	SDCIT/8GB
Class 10	U1	16 GB	SDCIT/16GB
Class 10	U1	32 GB	SDCIT/32GB

### Cechy karty pamięci microSDHC

Tabela 1: Cechy karty microSDHC

Cechy	Standard	
Zawartość	Brak (dostępne projekty OEM)	Zaprogramowane ID, MKB
Funkcje zabezpieczeń	Zgodność ze Specyfikacją zabezpieczeń SD wer. 3.00 (opartą na specyfikacji CPRM) *CPRM: Contents Protection for Recording Media Specification (Specyfikacja ochrony zawartości nośników do zapisu)	
Format logiczny	Zgodność ze specyfikacją systemu plików SD wer. 3.00 (formatowanie bazujące na FAT32)	
Parametry elektryczne	Napięcie robocze: od 2,7 do 3,6 V (praca pamięci) Interfejsy: interfejs karty SD, (SD: 4 lub 1 bit) Zgodność z trybem SPI Zgodność ze specyfikacją warstwy fizycznej SD wer. 3.01	
Parametry fizyczne	D: 15, S: 11, W: 1,0 (mm), waga: 0,5 g (typowa) Zgodność ze specyfikacją kart pamięci microSDHC wer. 3.00 (dokładne wymiary podane w: Załączniku)	
Wytrzymałość	Zgodność ze specyfikacją warstwy fizycznej SD wer. 3.01 Zgodność ze specyfikacją kart pamięci microSDHC wer. 3.00	
ROHS	Zgodność z dyrektywą ROHS	

- Zastosowanie zarówno statycznego, jak i dynamicznego równoważenia zużycia.
- Technologia MLC NAND podnosząca wytrzymałość

## 4. Zgodność

Zgodność ze specyfikacjami

Specyfikacje karty pamięci SD

- Zgodność ze SPECYFIKACJĄ WARSTWY FIZYCZNEJ Ver. 3.01. (Część 1)
- Zgodność ze SPECYFIKACJĄ SYSTEMU PLIKÓW Ver. 3.00. (Część 2)
- Zgodność ze SPECYFIKACJĄ ZABEZPIECZEŃ Ver. 3.00. (Część 3)
- Zgodność ze specyfikacją kart pamięci microSDHC ver. 3.00

## 5. Właściwości fizyczne

### 5.1. Temperatura

1) Warunki pracy

Zakres temperatur:  $T_a$  = od  $-40^{\circ}\text{C}$  do  $+85^{\circ}\text{C}$

2) Warunki przechowywania

Zakres temperatur:  $T_{stg}$  = od  $-40^{\circ}\text{C}$  do  $+85^{\circ}\text{C}$

### 5.2. Wilgotność (niezawodność)

1) Warunki pracy

Temperatura  $25^{\circ}\text{C}$  / wilgotność względna 95%

2) Warunki przechowywania

Temperatura  $40^{\circ}\text{C}$  / wilgotność względna 95% / 500 godz.

### 5.3. Zastosowania

1) Wymiana podczas pracy

- a. Kartę pamięci microSDHC firmy Kingston można odłączać i/lub podłączać bez wyłączenia systemu hosta.

2) Mechaniczny przełącznik zabezpieczenia przed zapisem

- a. Karta pamięci microSDHC nie posiada mechanicznego przełącznika zabezpieczenia przed zapisem.

### 5.4 Konfiguracja

Kontroler: PS8210DF

NAND: Toshiba 15 nm MLC 64 Gb

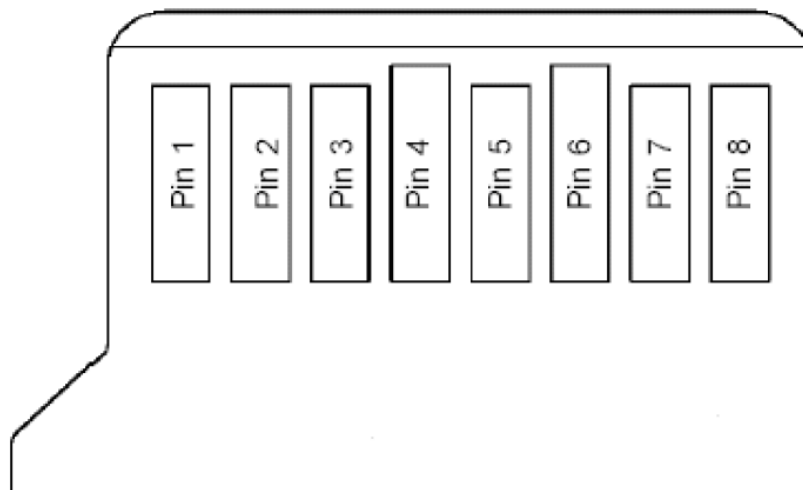
## 6. Rysunki interfejsów elektrycznych

### 6.1. Styki karty microSD

Tabela 2 opisuje funkcje przydzielone poszczególnym stykom karty microSD.

Rys. 1 przedstawia przydziały styków karty microSD.

Szczegółowy opis zawiera specyfikacja warstwy fizycznej karty SD.



Rys. 1: Funkcje przydzielone stykom karty microSD (widok karty microSD z tyłu)

Tabela 3: Funkcje przydzielone stykom karty microSD

Pins	SD Mode			SPI Mode		
	Name	IO type <sup>1</sup>	Description	Name	IO Type	Description
1	DAT2	I/O /PP	Data Line[Bit2]	RSV		
2	CD/ DAT3	I/O/PP	Card Detect / Data Line[Bit3]	CS	I	Chip Select (neg true)
3	CMD	PP	Command/Response	DI	I	Data In
4	V <sub>dd</sub>	S	Supply Voltage	V <sub>dd</sub>	S	Supply Voltage
5	CLK	I	Clock	SCLK	I	Clock
6	V <sub>ss</sub>	S	Supply voltage ground	V <sub>ss</sub>	S	Supply voltage ground
7	DAT0	I/O /PP	Data Line[Bit0]	DO	O/PP	Data Out
8	DAT1	I/O /PP	Data Line[Bit1]	RSV	-	Reserved (*)

1) S: Zasilanie, I: Wejście, O: Wyjście, I/O: Dwukierunkowe, PP: IO z użyciem sterowania push-pull

(\*) Te sygnały powinny być pobierane przez stronę hosta przy rezystancji 10-100 kiloomów w trybie SPI. Nie używać styków NC.

## 6.2. Topologia magistrali karty microSD

Karta pamięci microSD obsługuje dwa alternatywne protokoły komunikacyjne: tryb magistrali SD i SPI. System hosta może wybrać dowolny z tych trybów. Te same dane na karcie microSD mogą być odczytywane i zapisywane w obu trybach. Tryb SD umożliwia wydajny 4-bitowy transfer danych. Tryb SPI udostępnia łatwy w użyciu i powszechnie stosowany interfejs kanału SPI. Wadą tego trybu jest spadek wydajności w porównaniu do trybu SD.

### 6.2.1 Protokół trybu magistrali SD

Magistrala SD umożliwia dynamiczną konfigurację kilku linii danych – od 1 do 4 dwukierunkowych sygnałów danych. Po dostarczeniu zasilania karta microSD domyślnie używa tylko DAT0. Po inicjacji host może zmienić szerokość magistrali. Host ma dostęp do powielonych połączeń z kartą microSD. W powielonym połączeniu dostępne są wspólne połączenia sygnałów Vdd, Vss i CLK. Jednak linie Polecenie, Odpowiedź i Dane (DAT0-DAT3) każdej karty muszą zostać oddzielone od hosta.

Ta funkcja jest podyktowana kompromisem między kosztem sprzętu i wydajnością systemu. Komunikacja przez magistralę microSD bazuje na strumieniu bitów poleceń i danych inicjowanym przez bit startowy i przerywanym przez bit końcowy.

#### **Polecenie:**

Polecenia są przekazywane szeregowo przez linię CMD. Polecenie jest sygnałem do rozpoczęcia operacji przesyłanym z hosta do karty.

Polecenia są przesyłane do pojedynczej karty (polecenie adresowane) lub do wszystkich podłączonych kart (polecenie rozgłaszane).

#### **Odpowiedź:**

Odpowiedzi są przekazywane szeregowo przez linię CMD.

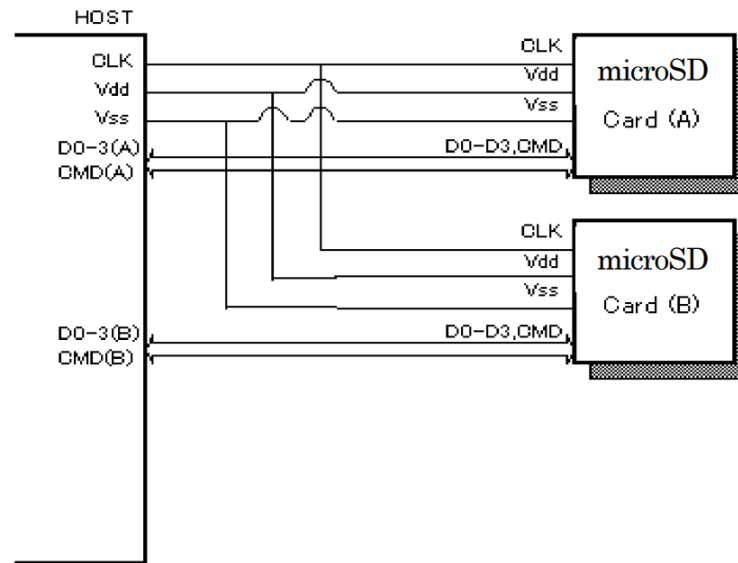
Odpowiedź jest sygnałem przesyłanym w reakcji na wcześniej otrzymane polecenie.

Odpowiedzi są przesyłane z pojedynczej karty adresowanej lub wszystkich podłączonych kart.

#### **Dane:**

Dane mogą być przesyłane z karty do hosta lub w przeciwną stronę.

Dane są przekazywane przez linie danych.



Rys. 2: Schemat połączenia karty microSD (tryb SD)

CLK: Sygnał zegarowy karty hosta

CMD: Dwukierunkowy sygnał Polecenie / Odpowiedź

DAT0 - DAT3: 4 dwukierunkowe sygnały danych

V<sub>dd</sub>: Zasilanie

V<sub>ss</sub>: Uziemienie

Tabela 3: Zestaw poleceń trybu SD  
(+ : wdrożone; - : niewdrożone)

Indeks CMD	Skrót	Wdrożone	Uwagi
CMD0	GO_IDLE_STATE	+	
CMD2	ALL_SEND_CID	+	
CMD3	SEND_RELATIVE_ADDR	+	
CMD4	SET_DSR	-	Rejestr DSR nie został wdrożony.
CMD6	SWITCH_FUNC	+	
CMD7	SELECT/DESELECT_CARD	+	
CMD8	SEND_IF_COND	+	
CMD9	SEND_CSD	+	
CMD10	SEND_CID	+	
CMD12	STOP_TRANSMISSION	+	
CMD13	SEND_STATUS	+	
CMD15	GO_INACTIVE_STATE	+	
CMD16	SET_BLOCKLEN	+	
CMD17	READ_SINGLE_BLOCK	+	
CMD18	READ_MULTIPLE_BLOCK	+	
CMD24	WRITE_BLOCK	+	
CMD25	WRITE_MULTIPLE_BLOCK	+	
CMD27	PROGRAM_CSD	+	
CMD28	SET_WRITE_PROT	-	Wewnętrzna ochrona przed zapisem nie została wdrożona.
CMD29	CLR_WRITE_PROT	-	Wewnętrzna ochrona przed zapisem nie została wdrożona.
CMD30	SEND_WRITE_PROT	-	Wewnętrzna ochrona przed zapisem nie została wdrożona.
CMD32	ERASE_WR_BLK_START	+	
CMD33	ERASE_WR_BLK_END	+	
CMD38	ERASE	+	
CMD42	LOCK_UNLOCK	+	
CMD55	APP_CMD	+	
CMD56	GEN_CMD	-	To polecenie nie zostało zdefiniowane.
ACMD6	SET_BUS_WIDTH	+	
ACMD13	SD_STATUS	+	
ACMD22	SEND_NUM_WR_BLOCKS	+	
ACMD23	SET_WR_BLK_ERASE_COUNT	+	
ACMD41	SD_APP_OP_COND	+	
ACMD42	SET_CLR_CARD_DETECT	+	
ACMD51	SEND_SCR	+	
ACMD18	SECURE_READ_MULTI_BLOCK	+	
ACMD25	SECURE_WRITE_MULTI_BLOCK	+	
ACMD26	SECURE_WRITE_MKB	+	
ACMD38	SECURE_ERASE	+	
ACMD43	GET_MKB	+	
ACMD44	GET_MID	+	
ACMD45	SET_CER_RN1	+	
ACMD46	SET_CER_RN2	+	
ACMD47	SET_CER_RES2	+	
ACMD48	SET_CER_RES1	+	
ACMD49	CHANGE_SECURE_AREA	+	

- CMD28, 29 i CMD30 są poleceniami opcjonalnymi.
- CMD4 nie zostało wdrożone ze względu na rejestr DSR (rejestr opcjonalny)
- CMD56 jest przeznaczone na polecenie określone przez dostawcę, które nie zostało zdefiniowane w standardowej karcie.



## 6.2.2 Protokół trybu magistrali SPI

Magistrala SPI udostępnia 2-kanalową 1-bitową linię danych (wejście i wyjście danych).

Tryb zgodny z magistralą SPI umożliwia systemom hostom MMC pracę z kartą SD przy niewielkiej modyfikacji.

Zgodnie z protokołem trybu magistrali SPI przesyłane są bajty.

Wszystkie tokeny danych są wielokrotnościami bajtów (8 bitów), a bajty są zgrane z sygnałem CS.

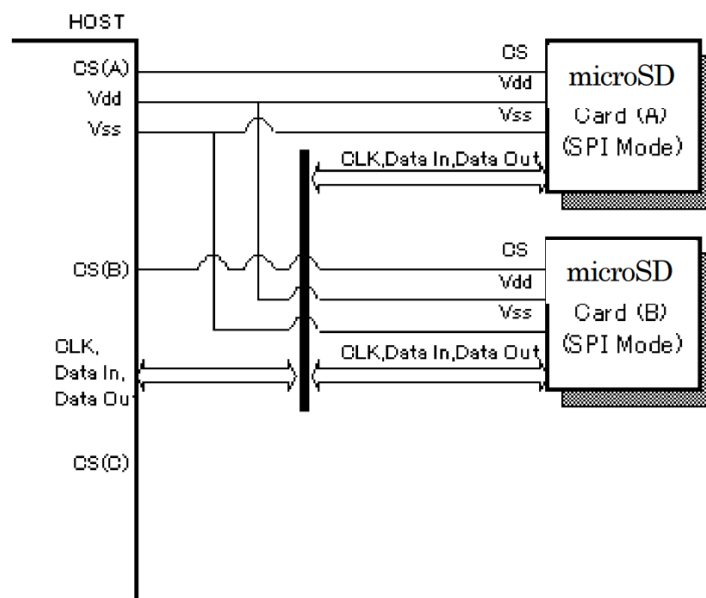
Zaletą trybu SPI jest ułatwienie projektowania systemów hostów.

W szczególności host MMC można zmodyfikować z tylko niewielką zmianą.

Wadą trybu SPI jest obniżenie wydajności w porównaniu do trybu SD.

Przeostrożenie: Należy korzystać ze specyfikacji karty SD. **NIE WOLNO używać specyfikacji MMC.**

Na przykład inicjowanie odbywa się z wykorzystaniem ACMD41, należy też zwracać uwagę na rejestr. Definicja rejestru jest inna, w szczególności rejestru CSD.



Rys. 3: Schemat połączenia karty microSD (tryb SPI)

CS: Sygnał wyboru karty

CLK: Sygnał zegarowy karty hosta

Wejście danych: Linia danych z hosta do karty

Wyjście danych: Linia danych z karty do hosta

V<sub>dd</sub>: Zasilanie

V<sub>ss</sub>: Uziemienie

Tabela 4: Zestaw poleceń trybu SPI  
(+ : wdrożone; – : niewdrożone)

Indeks CMD	Skrót	Wdrożone	Uwagi
CMD0	GO_IDLE_STATE	+	
CMD1	SEND_OP_CND	+	UWAGA: NIE UŻYWAĆ (patrz rys. 6 i 9.2)
CMD6	SWITCH_FUNC	+	
CMD8	SEND_IF_COND	+	
CMD9	SEND_CSD	+	
CMD10	SEND_CID	+	
CMD12	STOP_TRANSMISSION	+	
CMD13	SEND_STATUS	+	
CMD16	SET_BLOCKLEN	+	
CMD17	READ_SINGLE_BLOCK	+	
CMD18	READ_MULTIPLE_BLOCK	+	
CMD24	WRITE_BLOCK	+	
CMD25	WRITE_MULTIPLE_BLOCK	+	
CMD27	PROGRAM_CSD	+	
CMD28	SET_WRITE_PROT	-	Wewnętrzna ochrona przed zapisem nie została wdrożona.
CMD29	CLR_WRITE_PROT	-	Wewnętrzna ochrona przed zapisem nie została wdrożona.
CMD30	SEND_WRITE_PROT	-	Wewnętrzna ochrona przed zapisem nie została wdrożona.
CMD32	ERASE_WR_BLK_START_ADDR	+	
CMD33	ERASE_WR_BLK_END_ADDR	+	
CMD38	ERASE	+	
CMD42	LOCK_UNLOCK	+	
CMD55	APP_CMD	+	
CMD56	GEN_CMD	-	To polecenie nie zostało zdefiniowane.
CMD58	READ_OCR	+	
CMD59	CRC_ON_OFF	+	
ACMD6	SET_BUS_WIDTH	+	
ACMD13	SD_STATUS	+	
ACMD22	SEND_NUM_WR_BLOCKS	+	
ACMD23	SET_WR_BLK_ERASE_COUNT	+	
ACMD41	SD_APP_OP_COND	+	
ACMD42	SET_CLR_CARD_DETECT	+	
ACMD51	SEND_SCR	+	
ACMD18	SECURE_READ_MULTI_BLOCK	+	
ACMD25	SECURE_WRITE_MULTI_BLOCK	+	
ACMD26	SECURE_WRITE_MKB	+	
ACMD38	SECURE_ERASE	+	
ACMD43	GET_MKB	+	
ACMD44	GET_MID	+	
ACMD45	SET_CER_RN1	+	
ACMD46	SET_CER_RN2	+	
ACMD47	SET_CER_RES2	+	
ACMD48	SET_CER_RES1	+	
ACMD49	CHANGE_SECURE_AREA	+	

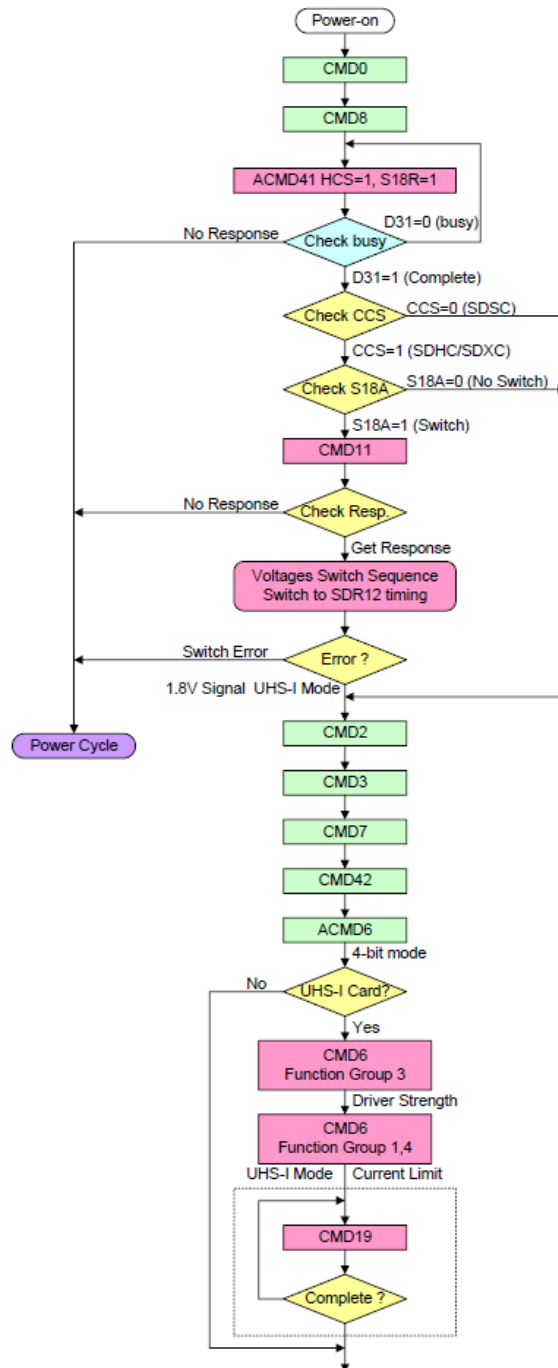
➤ CMD28, 29 i CMD30 są poleceniami opcjonalnymi.

➤ CMD56 jest przeznaczone na polecenie określone przez dostawcę, które nie zostało zdefiniowane w standardowej karcie.

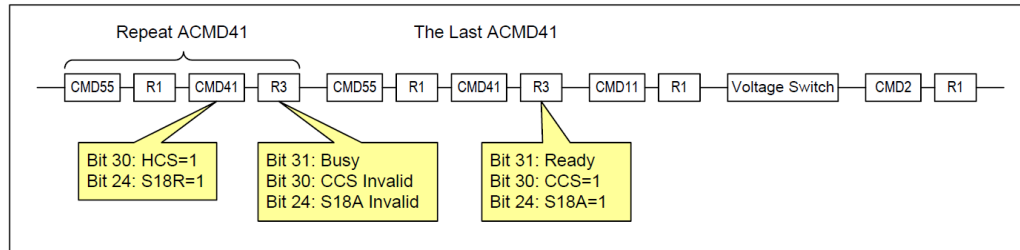


### 6.3. Inicjowanie karty microSD

Rys. 4-1 przedstawia diagram sekwencji inicjowania hostów UHS-I, natomiast rys. 4-2 pokazuje sekwencję poleceń powodującą przełączenie napięcia sygnału. Pola czerwone i żółte to nowa procedura inicjacji karty UHS-I.



Rys. 4-1: Diagram sekwencji inicjowania hosta UHS-I



Rys. 4-2: Sekwencja czasowa ACMD41, po której następuje sekwencja zmiany napięcia sygnału

### 1) POWER ON : napięcie zasilające inicjacji.

System hosta podaje napięcie robocze do karty.

Do karty microSD należy podać więcej niż 74 takty zegarowe.

### 2) Wybór trybu pracy (trybu SD lub SPI)

W przypadku pracy w trybie SPI host powinien ustawić styk 1 (CD/DAT3) karty SD I/F na poziom niski. Następnie należy wydać polecenie CMD0.

W przypadku pracy w trybie SD host powinien ustawić lub wykryć styk 1 karty SD I/F (rejestr styku 1 jest zazwyczaj podnoszony do poziomu wysokiego).

Karta zachowuje wybrany tryb pracy, poza przypadkami ponownego wydania polecenia CMD0 lub gdy włączenie zasilania następuje po procedurze inicjalizacji trybu SD.

### 3) Wysłanie polecenia stanu interfejsu (CMD8).

Gdy karta znajduje się w stanie bezczynności, host musi wydać polecenie CMD8 przed ACMD41.

W argumencie dostarczane napięcie zostaje ustawione na napięcie zasilania hosta, natomiast wzór kontrolny na wzór 8-bitowy.

Karta, która zaakceptowała dostarczane napięcie, przesyła odpowiedź R7.

W odpowiedzi karta kopiuje zarówno zakres napięcia, jak i wzór kontroli ustawiony argumentem.

Jeśli karta nie obsługuje napięcia dostarczanego przez hosta, wtedy nie zostaje zwrócona żadna odpowiedź i pozostaje ona w stanie bezczynności.

### 4) Wysłanie polecenia inicjowania (ACMD41).

Gdy poziom sygnału to 3,3 V, host powtarza polecenie ACMD41 z argumentami HSC=1 i S18R=1 do chwili uzyskania odpowiedzi potwierdzającej gotowość.

Argument (HCS i S18R) pierwszego polecenia ACMD41 jest skuteczny, jednak wszystkie kolejne polecenia ACMD41 muszą być wydawane z tym samym argumentem.

Jeśli bit 31 wskazuje na gotowość, host musi sprawdzić parametry CCS i S18A.

Karta wskazuje S18A=0, co oznacza, że przełączenie napięcia jest niedozwolone i host musi stosować obecny poziom sygnałów.

Tabela 5: Połączenia S18R i A18A

Current Signaling Level	18R	S18A	Comment
3.3V	0	0	1.8V signaling is not requested
	1	0	The card does not support 1.8V signaling
	1	1	Start signal voltage switch sequence
1.8V	X	0	Already switched to 1.8V

**5) Wysłanie polecenia przełączenia napięcia (CMD11).**

S18A=1 oznacza, że przełączenie napięcia jest dozwolone, a host wydaje polecenie CMD11, aby wywołać sekwencję przełączenia napięcia.

Po otrzymaniu polecenia CMD11 karta zwraca odpowiedź R1 i rozpoczyna sekwencję przełączenia napięcia.

Brak odpowiedzi na polecenie CMD11 oznacza, że parametr S18A wyniósł 0 i z tego powodu host nie powinien był wysłać polecenia CMD11.

Zakończenie sekwencji przełączenia napięcia jest kontrolowane przez wysoki poziom linii DAT[3:0].

To, który bit linii DAT[3:0] może być skontrolowany, zależy od możliwości hosta.

Po pomyślnym zakończeniu sekwencji przełączenia napięcia karta przechodzi w tryb UHS-I, a sekwencje czasowe wejścia i wyjścia karty zostają zmienione (SDR12 to wartość domyślna).

**6) Wysłanie polecenia ALL\_SEND\_CID (CMD2) i odbiór identyfikatora karty (CID).**

**7) Wysłanie polecenia SEND\_RELATIVE\_ADDR (CMD3) i odbiór parametru RCA.**

Wartość parametru RCA jest zmieniana przy dostępie losowo i różna od zera.

**8) Wysłanie polecenia SELECT / DESELECT\_CARD (CMD7) i przejście do stanu przesyłania.**

Podczas przechodzenia do trybu przesyłania powinien zostać sprawdzony status CARD\_IS\_LOCKED w odpowiedzi R1 (zostaje wskazany w odpowiedzi polecenia CMD7).

Jeśli status CARD\_IS\_LOCKED w odpowiedzi polecenia CMD7 jest ustawiony na 1, przed poleceniem ACMD6 wymagane jest polecenie CMD42 w celu odblokowania karty.

(Jeśli karta jest zablokowana, do jej odblokowania wymagane jest polecenie CMD42.)

Jeśli karta jest odblokowana, polecenie CMD42 można pominąć.

**9) Wysłanie polecenia SET\_BUS\_WIDTH (ACMD6).**

W standardzie UHS-I obsługiwany jest wyłącznie tryb 4-bitowy. Host może wybrać tryb 4-bitowy wyłącznie z użyciem polecenia ACMD6.

Jeśli karta jest zablokowana, host musi ją odblokować z użyciem polecenia CMD42 w trybie 1-bitowym, następnie wydać polecenie ACMD6, aby zmienić tryb magistrali na 4-bitowy. Nie ma gwarancji pracy w trybie 1-bitowym.

**10) Ustawienie siły wysterowania.**

Tryb 0 polecenia CMD6 jest wykorzystywany do badania funkcji obsługiwanych przez kartę oraz identyfikacji bieżącego zużycia energii przez kartę przy wybranych funkcjach.

W przypadku karty UHS-I do wyboru odpowiedniej siły wysterowania (domyślnie jest to bufor Type-B) służy grupa funkcji 3 polecenia CMD6.

**11) Ustawienie limitu prądu trybu UHS-I.**

Tryby UHS-I (tryb prędkości magistrali) są wybierane z użyciem grupy funkcji 1 polecenia CMD6.

Limit prądu jest określany przez grupę funkcji 4 polecenia CMD6.

Maksymalne ustawienia dostępu:

SDR50 = (grupa funkcji 1 polecenia CMD6 = 2-h, grupa funkcji 4 polecenia CMD6 = 1-h)

Uwaga:

Grupa funkcji 4 jest zdefiniowana jako przełącznik limitu prądu dla trybu SDR50.

Limit prądu nie wpływa na kartę w trybach SDR12 i SDR25.

Domyślna wartość limitu prądu wynosi 200 mA (ustawienie minimalne).

Następnie, po wybraniu jednego z trybów SDR50 z użyciem grupy funkcji 1, host musi zmienić limit prądu, aby umożliwić pracę karty z wyższą wydajnością.

Ta wartość jest uzależniona od wydajności zasilania karty przez hosta, metody uwalniania ciepła zastosowanej w hoście oraz maksymalnej wartości prądu na złączu.

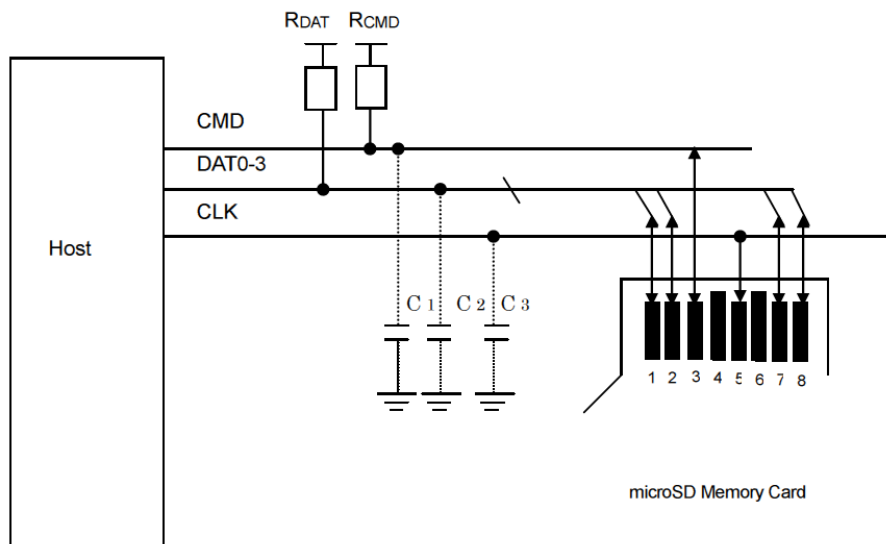
### 12) Strojenie punktu próbkowania

Polecenie CMD19 powoduje wysłanie do hosta bloku strojenia w celu ustalenia punktu próbkowania.

W trybach SDR50 i SDR104, jeśli wymagane jest strojenie punktu próbkowania, polecenie CMD19 jest wydawane wielokrotnie, do chwili zakończenia strojenia.

Następnie host może uzyskać dostęp do danych między kartą SD i urządzeniem magazynującym.

## 6.4. Charakterystyka elektryczna karty microSD



Rys. 5: Schemat połączeń karty microSD

### 6.4.1 Właściwości DC

Tabela 6-1: Właściwości DC (poziom progu dla wysokiego zakresu napięć)

Element	Symbol	Stan	Min.	Typ.	Maks.	Jednostka	Uwagi	
Napięcie zasilania	$V_{DD}$	-	2,7	-	3,6	V		
Napięcie wejściowe	Poziom wysoki	$V_{IH}$	-	$V_{DD} * 0,625$	-	-	V	
	Poziom niski	$V_{IL}$	-	-	-	$V_{DD} * 0,25$	V	
Napięcie wyjściowe	Poziom wysoki	$V_{OH}$	$I_{OH} = -2 \text{ mA}$	$V_{DD} * 0,75$	-	-	V	
	Poziom niski	$V_{OL}$	$I_{OL} = 2 \text{ mA}$	-	-	$V_{DD} * 0,125$	V	
Czas rozruchu		-	-	-	250	ms	od 0 V do $V_{DD}$ min	

\*) Prąd szczytowy: Wartość RMS przez okres 10 usek.

Tabela 6-2: Napięcie szczytowe i prąd upływowy

Parametr	Symbol	Min.	Maks.	Jednostka	Uwaga
Napięcie szczytowe na wszystkich liniach		-0,3	$V_{DD} + 0,3$	V	
Wszystkie wejścia					
Wejściowy prąd upływowy		-10	10	uA	
Wszystkie wyjścia					
Wyjściowy prąd upływowy		-10	10	uA	

Tabela 6-3: Właściwości DC (poziom progu dla sygnałów 1,8 V)

Element	Symbol	Min.	Maks.	Jednostka	Stan	
Napięcie zasilania	$V_{DD}$	2,7	3,6	V		
Napięcie stabilizatora	$V_{DDIO}$	1,7	1,95	V	Generowane od $V_{DD}$	
Napięcie wejściowe	Poziom wysoki	$V_{IH}$	1,27	2,00	V	
	Poziom niski	$V_{IL}$	$V_{SS} - 0,3$	0,58	V	
Napięcie wyjściowe	Poziom wysoki	$V_{OH}$	1,4	-	V	
	Poziom niski	$V_{OL}$	-	0,45	V	

Tabela 6-4: Wejściowy prąd upływowy dla sygnałów 1,8 V)

Parametr	Symbol	Min.	Maks.	Jednostka	Uwaga
Wejściowy prąd upływowy		-2	2	uA	Podwyższenie linii DAT3 jest odłączone

Tabela 6-5: Zużycie energii

Element	Symbol	Stan	Min.	Typ.	Maks.	Jednostka	Uwaga
Prąd w stanie czuwania	$I_{CCS}$	Zatrzymanie zegara 3,0 V	-	-	950	uA	przy 25°C
Prąd roboczy (szczyt)	$I_{CCOP1}$ *1)	Limit prądu=400 mA $V_{DD}=3,6$ V	-	-	300	mA	przy 25°C
		Limit prądu=200 mA $V_{DD}=3,6$ V	-	-	300		
		(HS lub DS) $V_{DD}=3,6$ V	-	-	300		
Prąd roboczy (średni)	$I_{CCOP2}$ *2)	Limit prądu=400 mA $V_{DD}=3,6$ V	-	-	250	mA	przy 25°C
		Limit prądu=200 mA $V_{DD}=3,6$ V	-	-	200		
		(SDR25 lub HS) $V_{DD}=3,6$ V	-	-	200		
		(SDR12.5 lub DS) $V_{DD}=3,6$ V	-	-	100		

\*1) Prąd szczytowy: Wartość RMS przez okres 10 usek.

\*2) Prąd średni: wartość przez okres 1 sek.

Tabela 6-6: Kapacytancja sygnałów

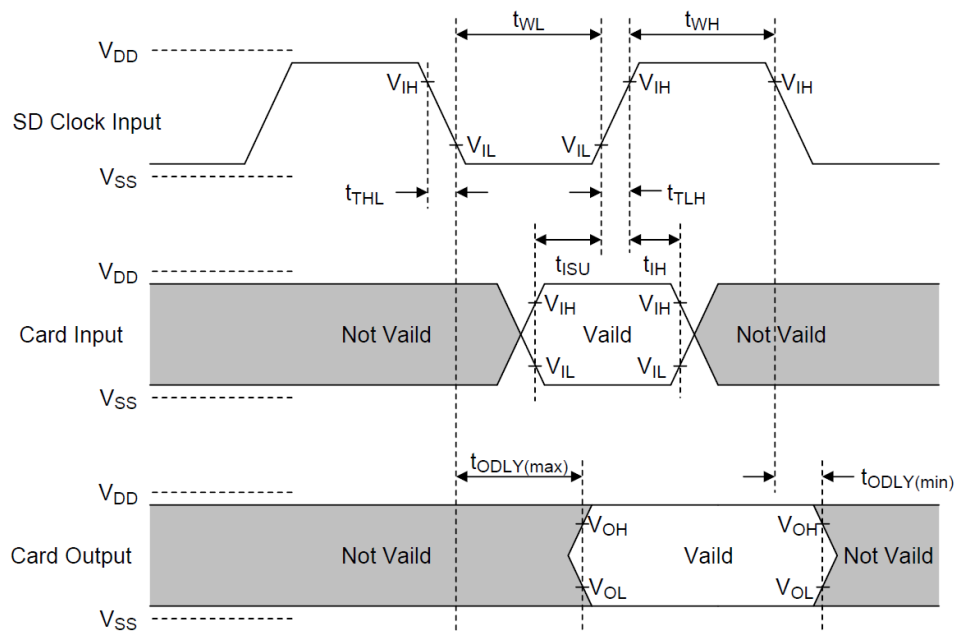
Łączna pojemność magistrali =  $C_{HOST} + C_{BUS} + N \cdot C_{Card}$

Element	Symbol	Min.	Maks.	Jednostka	Uwaga
Rezystancja podwyższania	$R_{CMD}$ $R_{DAT}$	10	100	kiloom	
Łączna pojemność magistrali dla każdej linii sygnałów	$C_L$	-	40	pF	1 karta $C_{HOST}+C_{BUS}$ nie może przekraczać 30 pF
Kapacytancja karty dla każdego styku sygnałowego	$C_{CARD}$	-	10	pF	
Maksymalna indukcyjność linii sygnałów		-	16	nH	
Rezystancja podwyższania wewnątrz karty (styk 1)	$R_{DAT3}$	10	90	kiloom	Można wykorzystać do wykrywania karty.
Pojemność po podłączeniu do linii zasilania	$C_C$	-	5	uF	W celu zapobiegania nagłemu przyływowi prądu

Uwaga: Wartość podwyższenia WP ( $R_{wp}$ ) jest uzależniona od obwodu zasilania interfejsu hosta.



### 6.4.2 Właściwości AC (domyślne)



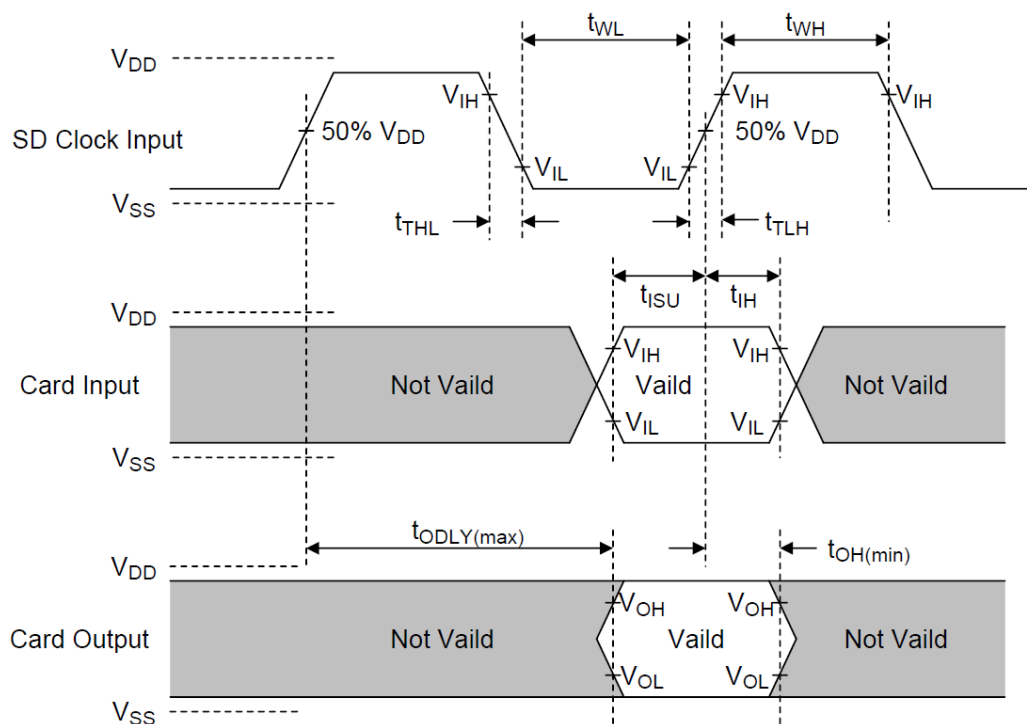
Rys. 6-1: Schemat czasowy AC (domyślny)

Tabela 7-1: Właściwości AC (domyślne)

Element	Symbol	Min.	Maks.	Jednostka	Uwaga
Częstotliwość zegara (w dowolnym stanie)	$f_{STP}$	0	25	MHz	$C_{CARD} \leq 10 \text{ pF}$ (1 karta)
Częstotliwość zegara (Tryb przesyłania danych)	$f_{PP}$	0	25	MHz	
Częstotliwość zegara (Tryb identyfikacji karty)	$f_{OD}$	0/100(*1)	400	KHz	
Niski czas zegara	$t_{WL}$	10	-	ns	
Wysoki czas zegara	$t_{WH}$	10	-	ns	
Czas narastania zegara	$t_{TLH}$	-	10	ns	
Czas opadania zegara	$t_{THL}$	-	10	ns	
Czas konfiguracji wejścia	$t_{ISU}$	5	-	ns	
Czas utrzymywania wejścia	$t_{IH}$	5	-	ns	
Czas opóźnienia wyjścia (Tryb przesyłania danych)	$t_{ODLY}$	0	14	ns	$C_L \leq 40 \text{ pF}$ (1 karta)
Czas opóźnienia wyjścia (Tryb identyfikacji)	$t_{ODLY}$	0	50	ns	

(\*1) 0 Hz oznacza zatrzymanie zegara. Podany zakres minimalnych częstotliwości jest przewidziany dla zastosowań, w których wymagana jest stała dostępność zegara.

### 6.4.3 Właściwości AC (wysoka prędkość)

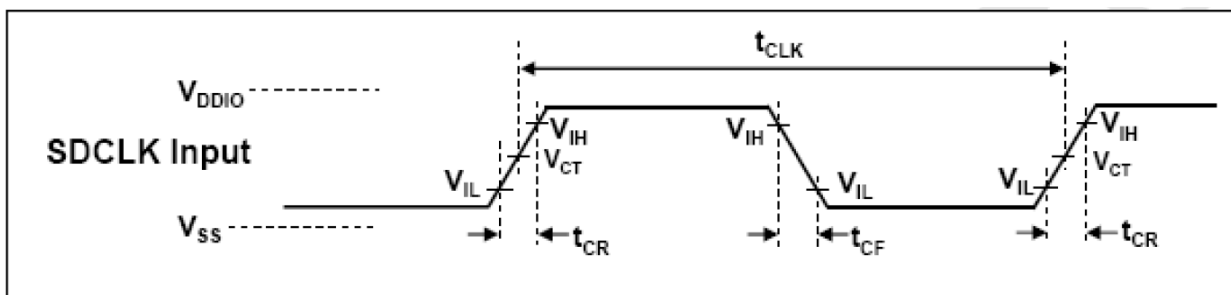


Rys. 6-2: Schemat czasowy AC (wysoka prędkość)

Tabela 7-2: Właściwości AC (wysoka prędkość)

Element	Symbol	Min.	Maks.	Jednostka	Uwaga
Częstotliwość zegara (Tryb przesyłania danych)	$f_{PP}$	0	50	MHz	$C_{CARD} \leq 10 \text{ pF}$ (1 karta)
Niski czas zegara	$t_{WL}$	7	-	ns	$C_{CARD} \leq 10 \text{ pF}$ (1 karta)
Wysoki czas zegara	$t_{WH}$	7	-	ns	$C_{CARD} \leq 10 \text{ pF}$ (1 karta)
Czas narastania zegara	$t_{TLH}$	-	3	ns	$C_{CARD} \leq 10 \text{ pF}$ (1 karta)
Czas opadania zegara	$t_{THL}$	-	3	ns	$C_{CARD} \leq 10 \text{ pF}$ (1 karta)
Czas konfiguracji wejścia	$t_{ISU}$	6	-	ns	$C_{CARD} \leq 10 \text{ pF}$ (1 karta)
Czas utrzymywania wejścia	$t_{IH}$	2	-	ns	$C_{CARD} \leq 10 \text{ pF}$ (1 karta)
Czas opóźnienia wyjścia (Tryb przesyłania danych)	$t_{ODLY}$	-	14	ns	$C_{CARD} \leq 10 \text{ pF}$ (1 karta)
Czas utrzymywania wyjścia	$T_{OH}$	2,5	-	ns	$C_{CARD} \leq 10 \text{ pF}$ (1 karta)
Łączna pojemność systemu	$C_L$	-	40	pF	$C_{CARD} \leq 10 \text{ pF}$ (1 karta)

#### 6.4.4 Właściwości AC (tryby SDR12, SDR25, SDR50 i SDR104)



Rys. 6-3: Schemat czasowy AC (wejście w trybach SDR12, SDR25, SDR50 i SDR104)

Tabela 7-3: Właściwości AC (wejście w trybach SDR12, SDR25, SDR50 i SDR104)

Symbol	Min.	Maks.	Jednostka	Uwagi
$t_{CLK}$	4,80	-	ns	208 MHz (maks.), między narastającymi zboczami, $V_{CT}=0,975\text{ V}$
$t_{CR}, t_{CF}$	-	$0,2 \cdot t_{CLK}$	ns	$t_{CR}, t_{CF} < 2,00\text{ ns}$ (maks.) przy 100 MHz, $C_{CARD} = 10\text{ pF}$
Cykl pracy zegara	30	70	%	

## 7. Wewnętrzne informacje o karcie

### 7.1. Informacje o zabezpieczeniach

MKB (Media Key Block) oraz Media ID są standardowymi informacjami wykorzystywanymi przez firmę Kingston. Informacje te spełniają wymagania określone w CPRM.

Uwaga: Informacje o zabezpieczeniach NIE stanowią informacji programistycznych przeznaczonych do oceny. Aby korzystać z informacji o zabezpieczeniach, system hosta musi spełniać wymagania określone w CPRM.

Informacje te uznaje się za poufne ze względu na przyczyny związane z bezpieczeństwem.

### 7.2. Rejestry karty SD

Urządzenie posiada sześć rejestrów i udostępnia dwa rodzaje informacji o stanie: OCR, CID, CSD, RCA, DSR, SCR oraz Card Status i SD Status identyczna z Card Status. Ta karta NIE OBSŁUGUJE DSR.

Istnieją dwa typy grup rejestrów.

Rejestry zgodne ze standardem MMC: OCR, CID, CSD, RCA, DSR oraz SCR Właściwe dla karty SD: SD Status i Card Status

Tabela 8: Rejestry karty SD

Nazwa rejestru	Szerokość bitowa (bit)	Opis
<b>CID</b>	128	Identyfikacja karty
<b>RCA</b>	16	Względny adres karty
<b>DSR</b>	16	Rejestr fazy wysterowania
<b>CSD</b>	128	Dane właściwe dla karty
<b>SCR</b>	64	Rejestr konfiguracji karty SD
<b>OCR</b>	32	Rejestr warunków pracy
<b>SSR</b>	512	Stan karty SD
<b>CSR</b>	32	Rejestr stanu karty

### 7.2.1 Rejestr OCR

Ten 32-bitowy rejestr opisuje zakres napięcia roboczego oraz zawiera bit stanu w zasilaniu.

Tabela 9: Definicja rejestru OCR

Pozycja bitu OCR	Definicja pól rejestru OCR		Wartość odpowiedzi			
			8 GB	16 GB	32 GB	
0-3	Okno napięcia VDD	Zarezerwowane	0	0	0	
4-6		Zarezerwowane	0	0	0	
7		Zarezerwowane dla zakresu niskiego napięcia	0	0	0	
8-14		Zarezerwowane	0	0	0	
15		2,8 ~ 2,7	1	1	1	
16		2,9 ~ 2,8	1	1	1	
17		3,0 ~ 2,9	1	1	1	
18		3,1 ~ 3,0	1	1	1	
19		3,2 ~ 3,1	1	1	1	
20		3,3 ~ 3,2	1	1	1	
21		3,4 ~ 3,3	1	1	1	
22		3,5 ~ 3,4	1	1	1	
23		3,6 ~ 3,5	1	1	1	
24 <sup>1</sup>		Przełączenie na 1,8 V zaakceptowane (S18A)		1	1	1
25-29		Zarezerwowane		0	0	0
30	Stan pojemności karty (CCS) <sup>2</sup>		1	1 (SDHC)	1	
31	Bit stanu rozruchu karty (zajętość) <sup>3</sup>		0 = zajęta 1 = gotowa			

(1) Bit 24: ten bit obsługują wyłącznie karty UHS-I.

(2) Bit 30: ten bit jest prawidłowy wyłącznie po ustawieniu bitu stanu rozruchu karty.

(3) Bit 31: ten bit jest ustawiony na stan NISKI, jeśli karta nie zakończyła jeszcze procedury rozruchowej.

Bit 23-4: opisuje napięcie karty SD.

Bit 31 wskazuje stan rozruchu karty. Wartość „1” zostaje ustawiona po zakończeniu rozruchu i procedury inicjowania.

### 7.2.2 Rejestr CID

Rejestr CID (identyfikacja karty) ma szerokość 128 bitów i zawiera informacje identyfikacyjne karty. Wartość rejestru CID jest inna dla każdego dostawcy.

Tabela 10: 7.2.2 Rejestr CID

Nazwa	Pole	Szerokość	Wycinek CID	Wartość początkowa		
				8 GB	16 GB	32 GB
Identyfikator producenta	MID	8	[127:120]	41h		
Identyfikator OEM/zastosowania	OID	16	[119:104]	3432h		
Nazwa produktu	PNM	40	[103:64]	SDCIT		
Wersja produktu	PRV	8	[63:56]	30h		
Numer seryjny produktu	PSN	32	[55:24]	PSN <sup>A</sup>		
Zarezerwowane	--	4	[23:20]	--		
Data produkcji	MDT	12	[19:8]	MDT <sup>B</sup>		
Suma kontrolna CRC7	CRC	7	[7:1]	CRC <sup>C</sup>		
niewykorzystywana, zawsze 1	-	1	[0:0]	1		

(A), (B): zmieniane w produkcji dla poszczególnych kart SD.

(C) Suma końcowa dla rejestru CID.



### 7.2.3 Rejestr CSD

CSD to rejestr o szerokości 128 bitów zawierający dane właściwe dla danej karty.

Tabela 11: Rejestr CSD

Nazwa	Pole	Szerokość	Typ komórki	Wycinek CSD	Wartość początkowa		
					8 GB	16 GB	32 GB
Struktura CSD	CSD_STRUCTURE	2	R	[127:126]	0x01		
Zarezerwowane	-	6	R	[125:120]	0x00		
Czas dostępu odczytu danych-1	TAAC	8	R	[119:112]	0x0E		
Czas dostępu odczytu danych-2 w cyklach CLK (NSAC*100)	NSAC	8	R	[111:104]	0x00		
Maks. szybkość przesyłania danych	TRAN_SPEED	8	R	[103:96]	0x5A		
Klasy poleceń karty	CCC	12	R	[95:84]	0x5B5		
Maks. długość odczytu bloku danych	READ_BL_LEN	4	R	[83:80]	0x09		
Dozwolony odczyt niepełnych bloków	READ_BL_PARTIAL	1	R	[79:79]	0x00		
Przesunięcie bloków zapisu	WRITE_BLK_MISALIGN	1	R	[78:78]	0x00		
Przesunięcie bloków odczytu	READ_BLK_MISALIGN	1	R	[77:77]	0x00		
Wdrożony DSR	DSR_IMP	1	R	[76:76]	0x00		
Zarezerwowane	-	6	R	[75:70]	0x00		
Rozmiar urządzenia	C_SIZE	22	R	[69:48]	0x003A4F	0x00749F	0x00E93F
Zarezerwowane	-	1	R	[47:47]	0x00		
Dopuszczaj wymazywanie pojedynczego bloku	ERASE_BLK_EN	1	R	[46:46]	0x01		
Rozmiar sektora wymazywania	SECTOR_SIZE	7	R	[45:39]	0x7F		
Rozmiar grupy ochrony przed zapisem	WP_GRP_SIZE	7	R	[38:32]	0x00		
Dopuszczaj grupę ochrony przed zapisem	WP_GRP_ENABLE	1	R	[31:31]	0x00		
Zarezerwowane (nie używać)	-	2	R	[30:29]	0x00		
Współczynnik prędkości zapisu	R2W_FACTOR	3	R	[28:26]	0x02		
Maks. długość zapisu bloku danych	WRITE_BL_LEN	4	R	[25:22]	0x09		
Dozwolony zapis niepełnych bloków	WRITE_BL_LEN	1	R	[21:21]	0x00		
Zarezerwowane	-	5	R	[20:16]	0x00		
Grupa systemu plików	FILE_FORMAT_GRP	1	R	[15:15]	0x00		
Flaga kopiowania	COPY	1	R/W <sup>(1)</sup>	[14:14]	0x00		
Stała ochrona przed zapisem	PERM_WRITE_PROTECT	1	R/W <sup>(1)</sup>	[13:13]	0x00		
Tymczasowa ochrona przed zapisem	TMP_WRITE_PROTECT	1	R/W	[12:12]	0x00		
System plików	FILE_FORMAT	2	R	[11:10]	0x00		
Zarezerwowane	-	2	R	[9:8]	0x00		
CRC	CRC	7	R/W	[7:1]	0x25	0x77	0x5A
Niewykorzystywane, zawsze „1”	-	1	-	[0:0]	0x01		

Typy komórki: R: tylko do odczytu, R/W: do odczytu i zapisu, R/W(1): do odczytu / zapisu jednorazowego

Uwaga: W tej karcie wymazywanie jednego bloku danych jest niedozwolone. Te informacje wskazuje parametr „ERASE\_BLK\_EN”. System hosta powinien sprawdzić tę wartość przed wymazaniem danych o rozmiarze jednego bloku.

### 7.2.4 Rejestr RCA

Zapisywalny rejestr względnego adresu karty o szerokości 16 bitów przechowuje adres karty w trybie karty SD.

### 7.2.5 Rejestr DSR

Ten rejestr nie jest obsługiwany.

### 7.2.6 Rejestr SCR

SCR (rejestr konfiguracji karty SD) udostępnia informacje na temat specjalnych funkcji karty pamięci SD.

Rozmiar rejestru SCR to 64 bity.

Tabela 12: Rejestr SCR

Opis	Pole	Szerokość	Typ komórki	Wycinek SCR	Wartość		
					8 GB	16 GB	32 GB
Struktura SCR	SCR_STRUCTURE	4	R	[63:60]	0x00		
Wersja specyfikacji karty pamięci SD	SD_SPEC	4	R	[59:56]	0x02		
Stan danych po operacjach wymazywania	DATA_STAT_AFTER_ERASE	1	R	[55:55]	0x00		
Obsługa zabezpieczeń CPRM	SD_SECURITY	3	R	[54:52]	0x03		
Obsługiwane szerokości magistrali DAT	SD_BUS_WIDTHS	4	R	[51:48]	0x05		
Wersja specyfikacji 3.00 lub nowsza	SD_SPEC3	1	R	[47:47]	0x01		
Obsługa zabezpieczeń rozszerzonych	EX_SECURITY	4	R	[46:43]	0x00		
Wersja specyfikacji 4.00 lub nowsza	SD_SPEC4	1	R	[42:42]	0x00		
Zarezerwowane	-	6	R	[41:36]	0x00		
Bity obsługi poleceń	CMD_SUPPORT	4	R	[35:32]	0x02		
Zarezerwowane do użytku producenta	-	32	R	[31:0]	0x01 0x00 0x00 0x00		

## 7.2.7 Stan karty

Tabela 13: Stan karty

Pole	Szerokość	Wycinek SCR	Typ	Wartość		
				8 GB	16 GB	32 GB
OUT_OF_RANGE	1	[31:31]	E R X	0		
ADDRESS_ERROR	1	[30:30]	E R X	0		
BLOCK_LEN_ERROR	1	[29:29]	E R X	0		
ERASE_SEQ_ERROR	1	[28:28]	E R	0		
ERASE_PARAM_ERROR	1	[27:27]	E R X	0		
WP_VIOLATION:PROTECTED	1	[26:26]	E R X	0		
CARD_IS_LOCKED	1	[25:25]	S X	0		
LOCK_UNLOCK_FAIL	1	[24:24]	E R X	0		
COM_ECC_ERROR	1	[23:23]	E R	0		
ILLEGAL_COMMAND	1	[22:22]	E R	0		
CARD_ECC_FAILED	1	[21:21]	E R X	0		
CC_ERROR	1	[20:20]	E R X	0		
BŁĄD ogólny lub nieznany	1	[19:19]	E R X	0		
Zarezerwowane	1	[18:18]	-	0		
Zarezerwowane	1	[17:17]	-	0		
CSD_OVERWRITE	1	[16:16]	E R X	0		
WP_ERASE_SKIP:PROTECTED	1	[15:15]	E R X	0		
CARD_ECC_DISABLED	1	[14:14]	S X	0		
ERASE_RESET	1	[13:13]	S R	0		
CURRENT_STATE	4	[12:9]	S X	4		
READY_FOR_DATA	1	[8:8]	S X	1		
Zarezerwowane	1	[7:7]	-	0		
FX_EVENT	1	[6:6]	S X	0		
APP_CMD	1	[5:5]	S	0		
Zarezerwowane	1	[4:4]	R	0		
AKE_SEQ_ERROR	1	[3:3]	E R	0		
Zarezerwowane	1	[2:2]	-	0		
Zarezerwowane	1	[1:1]	-	0		
Zarezerwowane	1	[0:0]	-	0		

E: bit błędu, S: bit stanu, R: wykryty i ustawiony dla rzeczywistej odpowiedzi polecenia.

X: wykryty i ustawiony podczas wykonywania polecenia.

## Załącznik: Wymiary karty microSC (jednostka: mm)

